



## İŞLEMSEL YÜKSELTEÇLER

### 1. Giriş

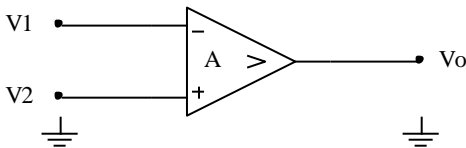
İşlemsel yükselteçler (operational amplifier = OpAmp) elektronik devrelerde yaygın olarak kullanılan elemanlardır. Değişik amaçlarla kullanılabilen bu elemanlar çalışma kolaylığı ile de avantaj sağlamaktadır. Deneyde, işlemsel yükselteçli devrelerin teorik olarak hatırlanarak pratik uygulamasının yapılması hedeflenmektedir.

### 2. İşlemsel Yükselteçler

İşlemsel yükselteçler ilk olarak analog hesap makinelerinde toplama, çıkarma, türev ve integral alma gibi işlemlerin hatalarını küçültmek amacı ile işlem (operasyon) elemanı olarak kullanılmak üzere düşünülmüş ve geliştirilmiştir. İşlemsel yükselteçler doğrudan doğruya bağlı katlardan oluştuğundan ( yani katları bağlamak için kondansatör gerekmediğinden ) entegre devre tekniği ile yapılmaya elverişlidirler. Bugün bu teknikle yapılan işlemsel yükselteçlerin fiyatı, bir güç transistörünün fiyatından daha azdır. Fiyatlardaki bu düşmenin yanında sürekli olarak kaliteleri de yükselmektedir. Bu eleman sadece analog hesap makinelerinde değil, ölçü ve kontrol düzenlerinde de çokça kullanılmaktadır.

İdeal bir işlemsel yükseltecin gerilim kazancı sonsuz, giriş empedansı sonsuz ve çıkış empedansı sıfırdır. Ayrıca osilasyon tehlikesi olmadan istenildiği kadar negatif geri besleme uygulanabilir. Pratikte bu koşulların tam olarak sağlanamayacağı açıktır. Fakat yaklaşık olarak bunların gerçekleştirildiğini kabul edebiliriz. ( örneğin kazanç  $2 \cdot 10^5$  kadar büyük olmalıdır ). İdeal bir işlemsel yükselteçten yukarıda sayılanlardan başka özellikler de bekleriz. Bant genişlikleri sonsuz olmalı, çıkış gerilimi sıcaklıktan ve kaynak gerilimindeki değişimlerden etkilenmemelidir. Giriş gerilimi sıfır olduğunda, çıkış gerilimi de sıfır olmalıdır. Bu beklentiler hiçbir zaman tam olarak gerçekleşmeyecek olmakla birlikte, bunlara gittikçe daha çok yaklaşmaktadır.

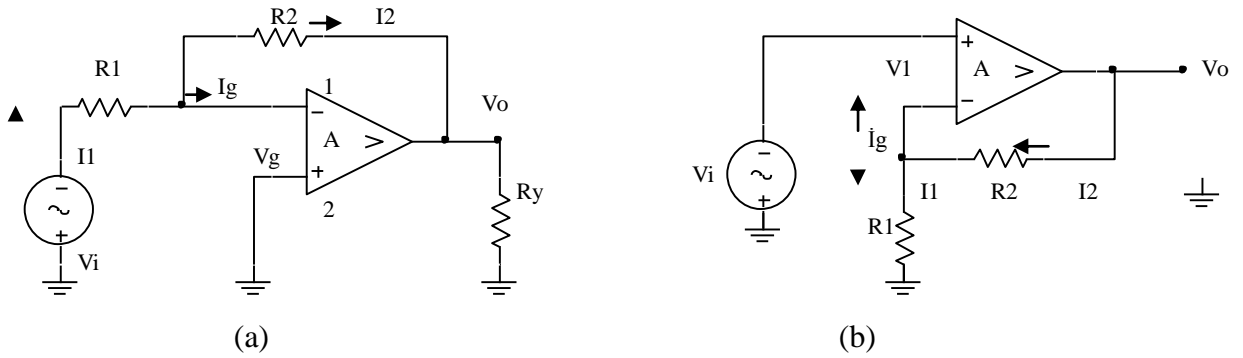
Alışılmış tip yükselteçlerin bir tek işaret girişi bulunurken, bazı kolaylıklar sağlayacağı için, işlemsel yükselteçlerin birbirine zıt fazda iki girişi vardır. İşlemsel yükselteçler şekil-1'deki gibi gösterilirler. Burada  $V_1$ ,  $V_2$  toprak potansiyeline göre girişlere uygulanan gerilimleri,  $V_0$  yükseltecin çıkış gerilimini,  $A$  yükseltecin kazancını gösterir.



Şekil 1. İşlemsel yükselteç modeli.

Burada  $V_0 = A (V_2 - V_1)$  dir. Doğal olarak  $A=100000$  ve  $V_2 - V_1 = 1$  olan bir yükselteçte, çıkış geriliminin 100000 V olmasını beklemeliyiz. Çıkış gerilimi; işlemsel yükseltecin besleme gerilimi tarafından belirlenen bir maksimum değere kadar yükselir. Çıkış gerilimi için söz konusu en büyük gerilimin + 10V olduğunu düşünelim. Çıkışın bu değerde olması için, girişe uygulanabilecek fark gerilim  $V_2 - V_1 = 10 / 10^5 \text{ V} = 10 \text{ mV}$ 'dur. Şayet girişe uygulanan gerilim farkı bundan büyük olursa çıkış daha fazla artmaz. Buna **işlemsel yükseltecin doyuma girmesi** denir.

Buraya kadar işlemsel yükselteçler genel özellikleri ile tanıtıldı. Şimdi bu elemanı kullanarak gerçekleştirilen bazı temel devreleri inceleyelim. İşlemsel yükselteçler hemen her zaman geri beslemeli olarak kullanılırlar.



Şekil 2 (a) Faz döndüren yükselteç (b) Faz döndürmeyen yükselteç

Şekil-2.a'da gösterilen "faz döndüren yükselteç"in kazancını bulmaya çalışalım. Bunu yaparken işlemlerin basitleşmesi için işlemsel yükseltecin ideal olduğunu kabul edeceğiz.  $V_g = V_o / A$  dir.  $A = \infty$  olduğundan,  $V_g = 0$  olmak zorundadır. Yani şekil-2.a'daki işlemsel yükseltecin "—" ucu toprak potansiyelindeymiş gibi davranır ve buna **görünürde toprak potansiyeli** denir. Çok küçük olan bu  $V_g$  geriliminin, yükseltecin çok büyük ( idealde sonsuz) olan giriş empedansı üzerinden akıtacağı akım ( yani  $I_g$  ) çok küçüktür ve  $I_1 = I_2$  yazılabilir. O halde 1 ve 2 uçları arasında görülen empedans;

$$R_g = \frac{V_g}{I_1} = \frac{V_g}{I_2} = \frac{V_g/A}{(V_g - V_o)/R_2} = \frac{R_2}{1 - A}$$

olur.  $A = \infty$  olduğundan,  $R_i = 0$  dır. Yükseltecin girişindeki empedansın görünürdeki değeri sıfıra yakın olduğu halde, üzerinden hiç akım akmamaktadır. Geri besleme sebebiyle meydana gelen bu duruma **görünürde kısa devre** denir. Şekil- 2.a'dan aşağıdakiler çıkarılabilir.

$$V_i = R_1 I_1 \quad (V_g = 0 \text{ kabulüyle}) \quad I_1 = V_i / R_1$$

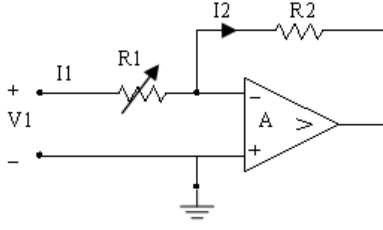
$$V_o = -R_2 I_2, \quad I_2 = -V_o / R_2$$

$$I_g = 0, \quad I_1 = I_2, \quad V_i / R_1 = -V_o / R_2$$

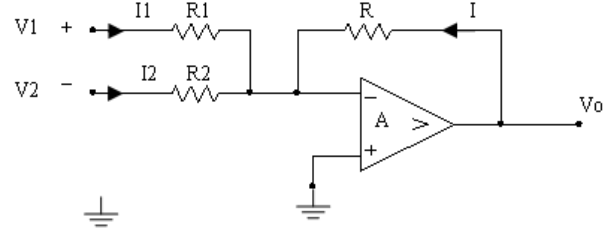
$$V_o / V_i = -R_2 / R_1 \implies V_o = -(R_2 / R_1) V_i$$

Sonuç oldukça ilginçtir. Devrenin kazancı sadece  $R_1, R_2$  dirençleriyle belirlenmektedir.

$V_o = -(R_2 / R_1) V_i$  olduğu göz önüne alınırsa  $R_1 = \text{sabit}$  tutulduğunda,  $R_2$ 'yi değiştirerek çıkış gerilimini değiştirebiliriz. Devre bu haliyle bir gerilim kaynağı gibi düşünülebilir (gerilim kaynağının alabileceği değerlerin hangi aralıkta olduğunu düşünün ). Devre küçük bir değişiklikle akım kaynağı ( şekil-3.a'daki gibi ) olarak da kullanılabilir.



Şekil 3.a Akım kaynağı



Şekil 3.b Toplama devresi

$V_1 = \text{sabit}$  ise yük direncinden akan akımın değeri sadece  $R_1$  direncine bağlı olur. Böylece  $R_2$  yük direncinden akıttığı akımın ayarlanabildiği bir akım kaynağı elde edilmiş olur.

Faz döndüren yükselteçten analog hesap makinesinde çokça kullanılan toplama devresine geçmek kolaydır. Böyle bir toplama devresi şekil-3.b'de gösterilmiştir. Toplama devresi için çıkış gerilimini  $V_1$  ve  $V_2$  gerilimleri cinsinden hesaplayalım.

$$I = I_1 + I_2$$

$$V_1 = R_1 I_1 \implies I_1 = V_1 / R_1$$

$$V_2 = R_2 I_2 \implies I_2 = V_2 / R_2$$

$$V_o = R I \implies I = V_o / R$$

$$\frac{-V_o}{R} = \frac{V_1}{R_1} + \frac{V_2}{R_2} \implies V_o = - \left( \frac{R}{R_1} V_1 + \frac{R}{R_2} V_2 \right)$$

elde edilir. Görüldüğü gibi çıkış gerilimi, girişlere uygulanan gerilimlerin belirli oranlarda toplamıdır. Özel olarak  $R = R_1 = R_2$  ise  $V_o = - (V_1 + V_2)$  olur.

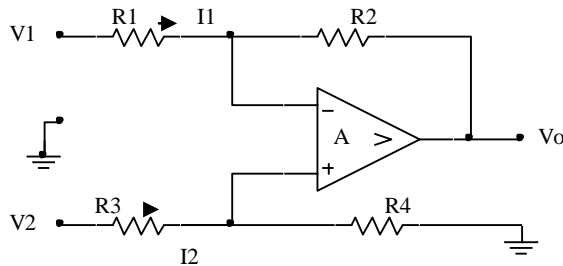
Şekil-2.a'daki devre şekil-2.b'deki gibi düzenlenirse, faz döndürmeyen yükselteç elde edilir. Şekilden de görüleceği gibi çıkışın bir kısmı  $R_1, R_2$  geri besleme dirençleri ile girişe uygulanmıştır. İşaret kaynağı ise girişe bağlıdır. Yine önceki kabulleri kullanarak çıkışla giriş arasındaki bağıntı hesaplanabilir.

$$V_i = V_1, \quad I_1 = I_2, \quad I_1 = V_1 / R_1, \quad I_2 = V_o / (R_1 + R_2)$$

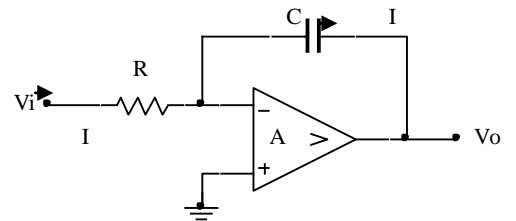
$$\frac{V_o}{R_1 + R_2} = \frac{V_1}{R_1} = \frac{V_i}{R_1} \implies \frac{V_o}{V_i} = \frac{R_1 + R_2}{R_1} \implies V_o = \left( \frac{R_1 + R_2}{R_1} \right) V_i$$

Devrenin kazancı pozitifdir. Yani faz dönmesi yoktur. Kazanç sadece geri besleme dirençlerinin değerine bağlıdır, her zaman 1 den büyüktür. Ancak  $R_1 = \infty$  olursa veya  $R_2 = 0$  ise kazanç 1 olur. Bu devrenin giriş empedansı çok büyük, çıkış empedansı çok küçüktür. Devre bu haliyle iki devreyi birbirinden izole etmeye yarar.

İki gerilimin farkı ile orantılı çıkış veren bir devre şekil-4.a'da gösterilmiştir.



Şekil 4.a Fark Yükseltici



Şekil 4.b İntegral alıcı devre

Bu devrede çıkış geriliminin girişlere göre ifadesi şu şekildedir;

$$V_o = V_1 - (R_1 + R_2) I_1$$

$$V_1 - R_1 I_1 - R_2 I_2 = 0 \implies I_1 = (V_1 - R_2 I_2) / R_1$$

$$I_2 = \frac{V_2}{R_3 + R_4} \implies I_1 = \frac{V_1 - R_4 \left( \frac{V_2}{R_3 + R_4} \right)}{R_1}$$

$$V_0 = \frac{(R_1 + R_2) R_4}{(R_3 + R_4) R_1} V_2 - \frac{R_4}{R_1} V_1$$

Bu devrede  $R_1 = R_2 = R_3 = R_4$  ise  $V_0 = V_2 - V_1$  olur.

Buraya kadar incelediğimiz devrelerde, geri besleme kolları saf omik elemanlarından oluşmaktaydı. Bunların saf omik olmasını gerektiren bir zorunluluk yoktur. Şekil-4.b’de çıkış ile giriş arasında bir kapasitenin bulunduğu faz döndüren bir devre verilmiştir. Bu devrede giriş ve çıkış arasındaki bağıntının ne olduğunu görelim.

$$V_i = R I, \quad I = -C (dV_o / dt)$$

$$V_i = -RC (dV_o / dt)$$

$$V_o = \frac{-1}{RC} \int V_i dt + V_o(0)$$

Elde edilen bağıntıdan görüldüğü gibi, çıkış gerilimi giriş geriliminin integrali ile orantılıdır. Yani devre integral almaktadır. İntegral alıcı devre, doğaldır ki, sonsuz zaman üzerinden integral almayacaktır. Devrenin integral alma süresi R, C elemanlarıyla belirlenen zaman sabiti ile orantılıdır. Siz de Şekil-4.b’de verilen devrede R ve C elemanlarının yerlerini değiştirerek, oluşan devrenin türev aldığını gösteriniz.

Bir işlemsel yükselteçte her iki girişteki ( + ve - ) gerilimler, toprak potansiyeline göre birbirine eşit olabilir.  $e_{cm}$  ortak mod gerilimi bu gerilimlerin ortalaması olarak tanımlanır. “ - “ uçtaki gerilime  $e_1$ , “ + “ uçtakine  $e_2$  denirse;

$$e_{cm} = (e_1 + e_2) / 2$$

İdealde bir işlemsel yükselteç sadece  $e_2 - e_1$  fark gerilimine cevap verir. Pratikte ise yükselteçlerde  $e_{cm}$  ve ortak mod giriş gerilimleri için hiçbir çıkış vermez. Pratikteki yükselteçlerde  $e_{cm}$  ortak mod gerilimi de  $e_{ocm}$  gibi bir çıkış gerilimine neden olur. Bu gerilim ortak mod gerilim kazancı;

$$A_{cm} = e_{ocm} / e_{cm}$$

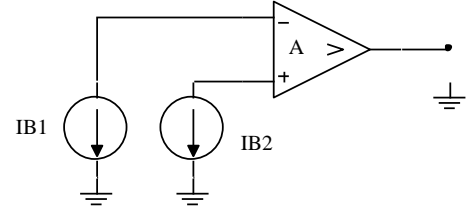
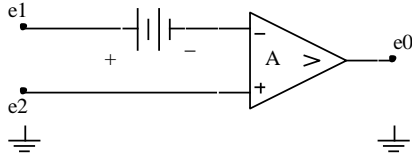
şeklinde tanımlanır. Çıkıştaki toplam gerilim  $e_o + e_{ocm}$  olur. Ortak mod geriliminin çıkışı etkilememesi için  $A_{cm}$  mümkün olduğu kadar küçük tutulmaya çalışılır. Bunun ölçüsü de ortak mod zayıflatma oranıdır ( Common-Mod Rejection Ratio, CMRR ). Ortak mod zayıflatma oranını, açık çevrim fark kazancının ortak mod kazancına oranı olarak tanımlamak alışıl gelmiştir.

$$CMRR = A / A_{cm} \quad CMRR (dB) = 20 \log (A / A_{cm})$$

CMRR mümkün olduğu kadar büyük olmalıdır. 741’de 90 dB, diğerlerinde ise 100 dB’den büyüktür.  $A_{cm}$  modele eklenmek istenirse şekil-8.a’daki devre elde edilir. CMRR işaret seviyesinin lineer bir fonksiyonu değildir.

İdeal işlemsel yükselteçlerin girişinden akım akmadığını kabul etmiştik. Pratikte çok küçük de olsa ( ölçülmesinde güçlük çekilecek kadar küçük ), işlemsel yükselteçlerin girişlerinden bir akım akar. Bu akımlar, giriş katlarındaki yükseltme elemanlarının sebep olduğu baz veya kapı akımlarıdır. Bu DC kutuplama akımları şekil-9.b’de olduğu gibi birer akım kaynağı şeklinde modele eklenebilir.

$$e_{cm} / CMRR$$



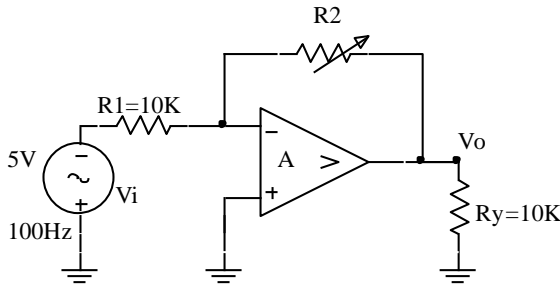
**Şekil 5.a**  $A_{cm}$ 'nin modele eklenmesi **Şekil 5.b** Kutuplama akımlarının modele eklenmesi

#### 4. Deney Hazırlığı

1. İşlemsel yükselteçlerle ilgili teorik bilgilerinizi tekrarlayınız.
2. Kapasitenin ve zener diyotunun çalışma prensibini hatırlayınız.
3. Deney sorularının çözümlerini araştırınız.
4. Ekte verilen entegrenin (741) bacak bağlantılarını inceleyiniz.

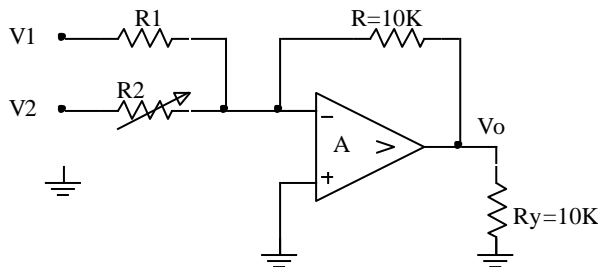
#### 5. Deney Tasarımı ve Uygulaması

1. Deneyde kullanılan işlemsel yükseltecin "+" ve "-" giriş uçlarını toprağa kısa devre edip gerekli besleme gerilimlerini ( +15 V ve -15 V ) uygulayarak, çıkış geriliminin sıfır olup olmadığını kontrol ediniz.



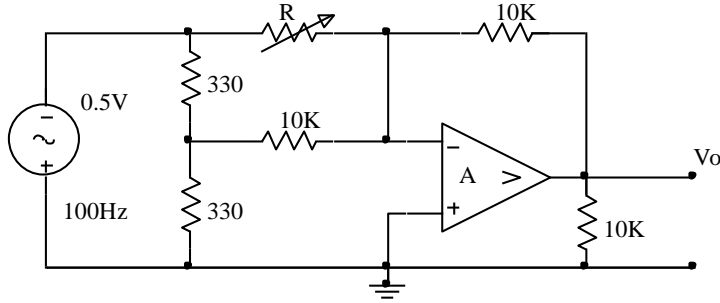
**Şekil 6.**

2. Şekil-6'daki devreyi kurunuz.  $R_2$  direncine 1K, 10K, 33K, 47K, 68K, 100K değerlerini vererek her defasında  $V_o$  çıkış gerilimini ölçünüz. Her konum için giriş ve çıkış işaretini çift kanallı bir osiloskop yardımıyla inceleyiniz.  $R_2$ 'nin herhangi bir değeri için çıkışı ölçekli olarak çiziniz.



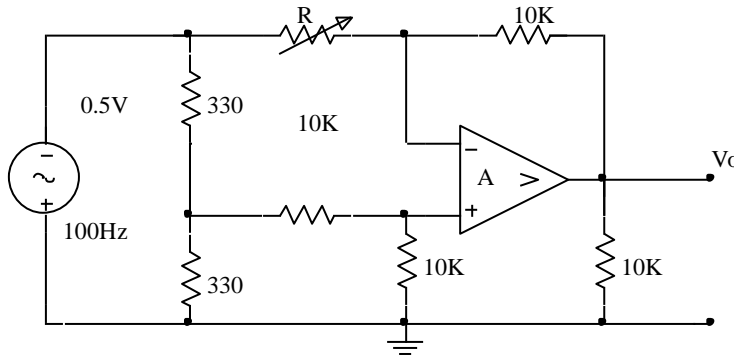
**Şekil 7.**

3. Şekil-7'deki devreyi kurunuz.  $V_1$  ve  $V_2$  gerilimleri 1V genlikli, 100Hz frekanslı, biri kare dalga, diğeri sinüs olan işaretlerdir.  $R_1 = 33K$ 'dır.  $R_2$  direncine 1K, 10K, 33K ve 100K değerlerini vererek  $R_y$  üzerindeki çıkış gerilimlerini inceleyiniz ve ölçekli olarak çiziniz.



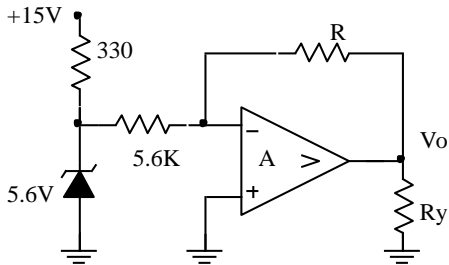
Şekil 8.

4. Şekil-8'deki devreyi kurunuz. R direncine 4.7K, 5.6K, 6.8K, 10K, 22K, 33K ve 47K değerlerini verip çıkış gerilimlerini inceleyiniz. Deneye gelmeden önce,  $R = 10K$  ve 33K için çıkış geriliminin ne olması gerektiğini hesaplayınız ve bu değerler için giriş ve çıkışı ölçekli olarak çiziniz.

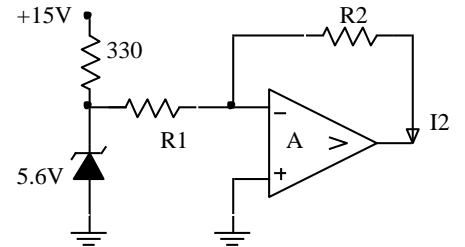


Şekil 9.

5. Şekil-9'daki devreyi kurunuz. Devrenin ne devresi olduğunu deneye gelmeden önce düşünün. R direncine 4.7K, 6.8K, 10K ve 33K değerlerini vererek  $V_o$  çıkış gerilimini ölçünüz. Giriş ve çıkış işaretlerini osiloskop yardımıyla inceleyiniz. R nin herhangi bir değeri için giriş ve çıkış işaretlerini ölçekli olarak çiziniz.



Şekil-10.a

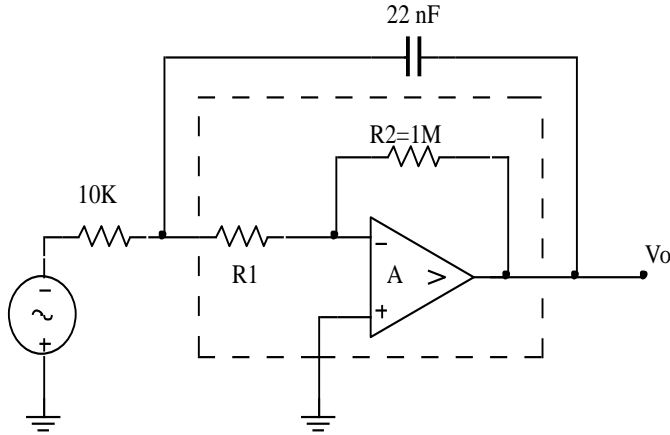


Şekil-10.b

6. Şekil-10.a'daki devreyi kurunuz. Önce  $R_y=10K$  değerinde sabit tutarak R direncinin değerini 0.5K, 4.6K, 15K yaparak  $V_o$  gerilimini ölçünüz. Bundan sonra  $R = 10K$  olarak sabit tutarken  $R_y$  yük direncine 2.2K, 4.7K, 6.8K, 10K değerlerini vererek çıkış

gerilimini inceleyiniz. (NOT: Deney boyunca  $R_y$  direncinin 1K dan küçük olmamasına özellikle dikkat ediniz.)

- Şekil-10.b'deki devreyi kurunuz.  $R_2$  direncini 100  $\Omega$  değerinde sabit tutup ,  $R_1$  direncine 170K, 2K, 5.6K, 10K değerlerini verip her seferinde  $I_2$  akımını ölçünüz. ( Deney boyunca  $I_2$  akımının 15 mA dan fazla olmasına izin vermeyiniz). Bundan sonra  $R_1$  direncini 1K da sabit tutarak  $R_2$  direncine 220 $\Omega$  , 330 $\Omega$ , 560 $\Omega$ , 1K ve 2.2K değerlerini vererek  $I_2$  akımını ölçünüz.

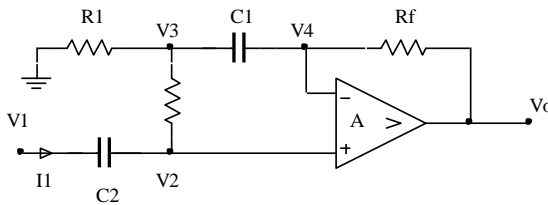


Şekil 11.

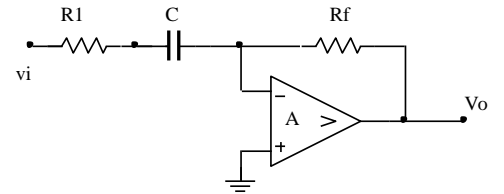
- Şekil-11'deki devrede  $R_2=1M$  olduğuna göre, geribeslemeli yükseltecin kazancı - 1000 olacak şekilde  $R_1$  direncinin değerini hesaplayınız. Sonra girişe 100Hz lik 0.5 V genlikli kare dalga, sinüs işaretleri uygulayarak, giriş ve çıkış işaretlerini aynı zaman ekseninde ölçekli olarak çiziniz.
- Şekil-11'deki devrede 10K lık dirençle 22nF lık kondansatörün yerlerini değiştirip deneyi tekrarlayınız.

## 6. Deney Soruları

- Şekil-12.a'daki işlemsel yükselteçli devrede  $V_1$  giriş gerilimini,  $I_1$  giriş akımını göstermektedir. Devrenin çıkış gerilimini ve giriş direncini hesaplayınız.  $C_1$  ve  $C_2$ 'nin değişken olmasına göre giriş direncini irdeleyiniz.

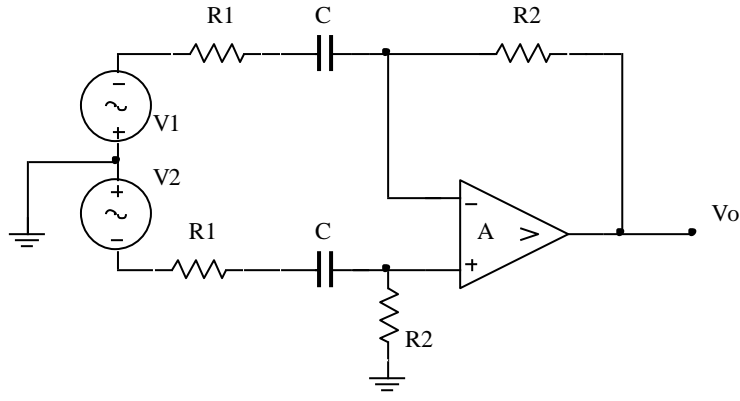


Şekil 12.a



Şekil 12.b

- Şekil-12.b'de verilen devrede yükseltecin alt kesim frekansını bulunuz. ( S domeninde çalışma önerilir.)
- Şekil-13'deki devrede, fark giriş gerilimine ( $V_1 - V_2$ ) göre kazancı hesaplayınız.



**Şekil 13.**

## 7. Deney Raporu

1. Deneyde işlenen teorik konuları (föyden bağımsız olarak) kısaca anlatınız.
2. Deney esnasında sorulan sorulara verilen cevaplardan aldığınız notları rapora aktarınız.
3. Deneylerde elde ettiğiniz çıkış şekillerini ölçekli olarak ilgili devreleri de belirterek düzgün olarak çiziniz.

## 8. Ekler

Deneyde kullanılan yükseltecin ( 741 ) bacak bağlantıları aşağıdaki gibidir.

