



MİKROİŞLEMCİLER DERSİ

LABORATUVAR UYGULAMALARI

Toplama ve Çıkarma Devreleri

DENEY-1 Yarım ve Tam Toplayıcı Devreler

DENEYİN AMACI

1. Aritmetik birimdeki yarım ve tam toplayıcıların karakteristiklerini anlamak.
2. Temel kapılar ve IC kullanarak yarım ve tam toplayıcı gerçekleştirmek.

GENEL BİLGİLER

Toplama devreleri, “Yarım Toplayıcı” (YT) ve “Tam Toplayıcı” (TT) olarak ikiye ayrılır. Yarım toplayıcılar, 2’li toplama kurallarını takip eder ve sadece 1 bitin toplanmasını dikkate alır. Toplama sonucunda bir “elde” ve bir “toplam” elde edilir. 2’li toplamada, iki sayının toplamı 1’den büyükse “elde” meydana gelir. Aşağıdaki yarım toplayıcı ile yapılan 2’li toplama işlemlerini inceleyin.

$$\begin{array}{r} 1 \\ + 1 \\ \hline 10 \end{array}$$

Elde \uparrow \uparrow Toplam

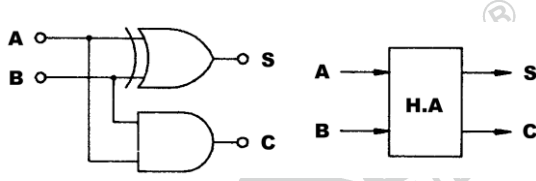
$$\begin{array}{r} 1 \leftarrow \text{Önceki elde} \\ 10 \leftarrow \text{Toplanan} \\ + 10 \leftarrow \text{Toplanan} \\ \hline 100 \end{array}$$

Elde \uparrow \uparrow Toplam

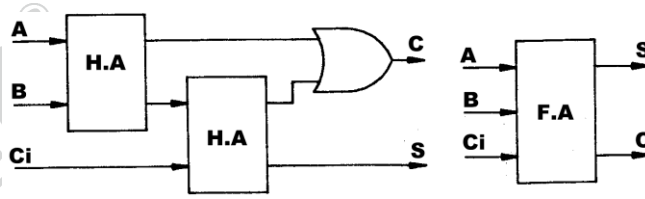
“1” ile “1” toplandığında, toplam “0” ve elde “1” olur. Yarım-toplayıcının toplama işlemi, 1-bitlik sayılarla sınırlıdır.

Tam toplayıcı, 2-bitten daha uzun sayılar için toplama işlemi gerçekleştirebilir. Aşağıda gösterilen tam toplayıcı işlemlerini inceleyin. Tam toplayıcı, iki adet yarım

toplayıcı kullanılarak gerçekleştirilebilir. Şekil 3-1-1'de, yarım ve tam toplayıcıların devreleri ve sembolleri gösterilmiştir.



(a) Yarım toplayıcı



(b) Tam toplayıcı

Şekil 3-1-1 Yarım ve tam toplayıcılar

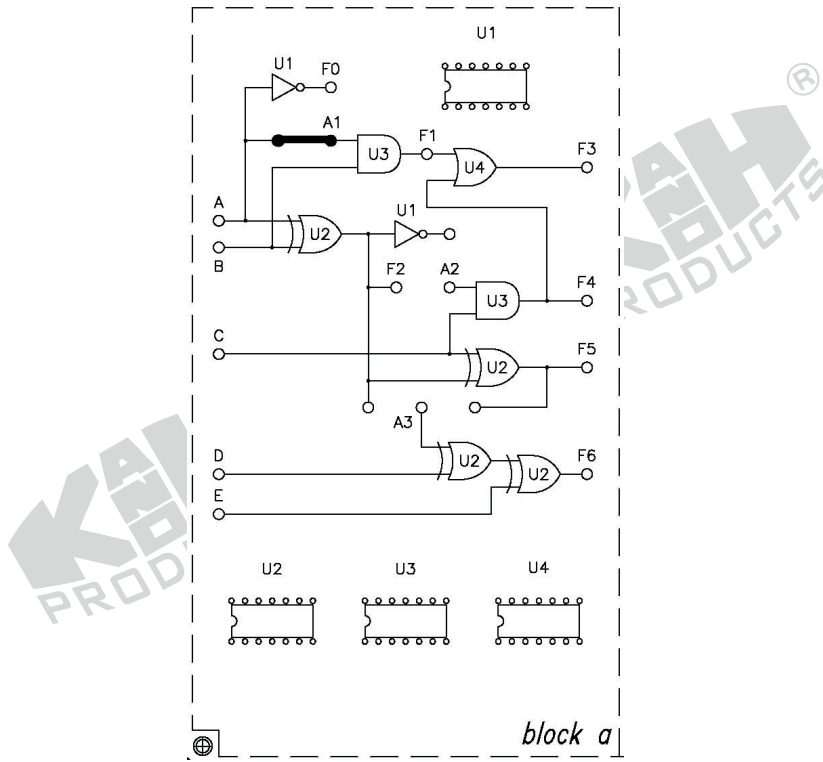
KULLANILACAK ELEMANLAR

1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-26002 Kombinasyonel Lojik Devre Deney Modülü (2)

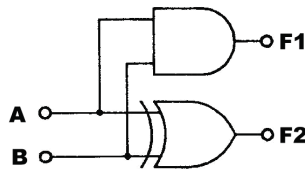
DENEYİN YAPILIŞI

A. Temel Lojik Kapılar ile Yarım ve Tam Toplayıcı Gerçekleştirilmesi

1. KL-26002 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve a bloğunu belirleyin.
2. Şekil 3-1-5'teki bağlantı diyagramı ve Şekil 3-1-6'daki yarım toplayıcı devresi yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneğindeki +5VDC sabit güç kaynağını, KL-26002 modülüne bağlayın.



Şekil 3-1-5 Bağlantı diyagramı (KL-26002 blok a)



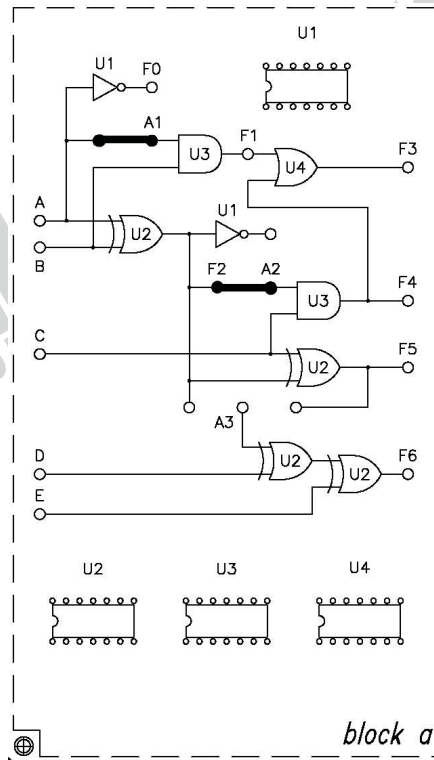
Şekil 3-1-6 Yarım toplayıcı devresi

3. A ve B girişlerini sırasıyla SW0 ve SW1 veri anahtarlarına bağlayın. F1 ve F2 çıkışlarını, L1 ve L2 Lojik Göstergelerine bağlayın.
4. A ve B için, Tablo 3-1-1'deki giriş dizilerini takip edin ve çıkış durumlarını kaydedin.

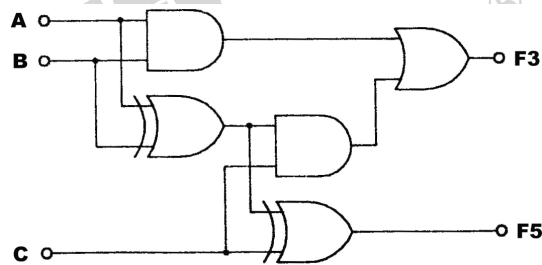
GİRİŞLER		ÇIKIŞLAR	
SW1 (B)	SW0 (A)	ELDE (F1)	TOPLAM (F2)
0	0		
0	1		
1	0		
1	1		

Tablo 3-1-1

5. Şekil 3-1-7'deki bağlantı diyagramı ve Şekil 3-1-8'deki tam toplayıcı devresi yardımıyla gerekli bağlantıları yapın.



Şekil 3-1-7 Bağlantı diyagramı (KL-26002 blok a)



Şekil 3-1-8 Tam toplayıcı devresi

6. A, B, C'yi SW0, SW1 ve SW3'e bağlayın. A girişi toplanacak sayıyı, B girişi eklenen sayıyı ve C girişi önceki eldeyi ifade etmektedir. F3 ve F5 çıkışlarını, L1 ve L2 Lojik Göstergelerine bağlayın.

7. Tablo 3-1-2'deki giriş dizilerini takip edin ve çıkış durumlarını kaydedin.

GİRİŞLER			ÇIKIŞLAR	
SW3 (C)	SW2 (B)	SW1 (A)	ELDE (F3)	TOPLAM (F5)
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Tablo 3-1-2

DENEY-2 Yarım ve Tam Çıkarıcı Devreler®

DENEYİN AMACI

1. Tümlleyen teorisini anlamak.
2. Yarım ve tam çıkarıcı devreler gerçekleştirmek.

GENEL BİLGİLER

Yarım çıkarıcı ve tam çıkarıcı devreleri, lojik kapıların doğruluk tabloları ve Boolean ifadeleri yada Karnaugh diyagramlarına bakılarak gerçekleştirilebilir. Bu deneyde, tam ve yarım-çıkarcı devrelerini düzenlemek için, tümlleyen teorisi kullanılacaktır.

2'li çıkarma işlemi genellikle 2'ye tümlleme kullanılarak gerçekleştirilir. Bir sayının 2'ye tümlenmesini elde etmek için iki adım uygulanır. Birinci adımda, çıkan sayının 1'e tümlenmesi alınır ("0"lar "1", "1"ler "0" yapılır). İkinci adımda ise çıkan sayının 1'e tümlenmesine "1" eklenir.

Normal çıkarma işleminde, çıkan sayı, doğrudan çıkartılan sayıdan çıkarılırken, 2'ye tümlleme yönteminde, iki sayı toplanır. Böylece, bir toplayıcı, çıkarıcı olarak da kullanılabilir.

Örnek:

10 tabanında 11-10 işlemini, 2'ye tümlleme yöntemiyle gerçekleştirin.

Çıkartılan : 11 (Desimal) = 1011 (ikili)

Çıkan : 10 (Desimal) = 1010 (ikili)
= 0101 (1'e tümleneni)
= 0110 (2'ye tümleneni)

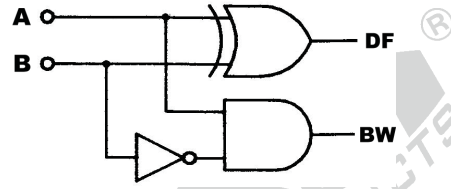
Desimal	kili	1'e tmleyen	2'ye tmleyen
11	1011	1011	1011
— 10	— 1010	— 1011	+ 0110
1	1	0	10001

2'ye tmleme yntemiyle yapılan ıkarma ileminde, elde olarak "1" retilir.

Yarım ıkarıcı, ıkarılanın ıkandan byk yada kk olmasına bakmaksızın, bir anda 1-bitlik ıkarma ilemi gerekletirir. Yarım ıkarıcının dođruluk tablosu ve lojik diyagramı, Őekil 3-2-1'de gsterilmiŔtir. Bir nceki ıkarma ileminde alınan bor, yarım ıkarıcı devresinde dikkate alınmaz.

A	B	DF	BW
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

(a) Dođruluk Tablosu



(b) Lojik diyagramı

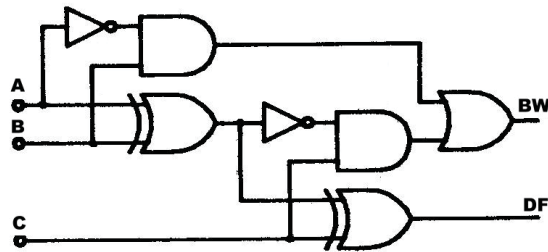
Őekil 3-2-1 Yarım ıkarıcı

Yarım ıkarıcının lojik diyagramı yarım toplayıcı ile karŔılaŔtırılırsa, tek farkın yarım ıkarıcının giriŔindeki DEđİL kapısı olduđu grlr.

Tam ıkarıcı devresi, nceki adımlarda alınmıŔ borları dikkate almak zorundadır. Tam ıkarıcı devresinin dođruluk tablosu ve lojik diyagramı, Őekil 3-2-2'de gsterilmiŔtir. C="0" iken, tam ıkarıcı devresi yarım ıkarıcı devresine eŔdeđerdir.

C	A	B	DF	BW
0	0	0	0	0
0	0	1	1	1
0	1	0	1	0
0	1	1	0	0
1	0	0	1	1
1	0	1	0	1
1	1	0	0	0
1	1	1	1	1

(a) Dođruluk Tablosu



(b) Lojik diyagramı

Őekil 3-2-2 Tam ıkarıcı

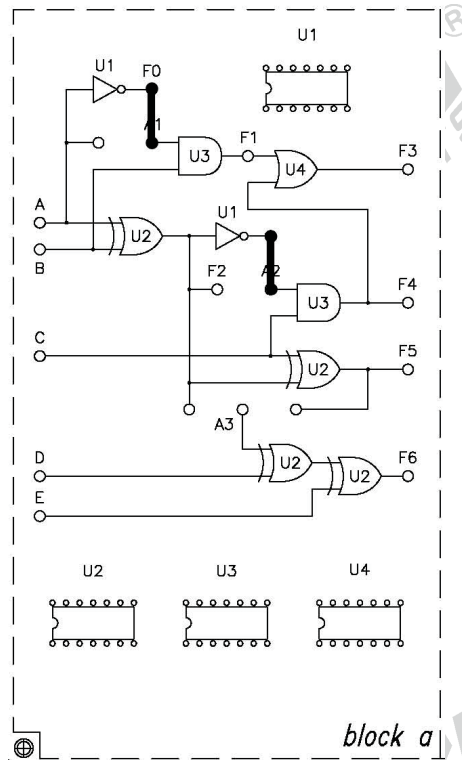
KULLANILACAK ELEMANLAR

1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-26002 Kombinasyonel Lojik Devre Deney Modülü (2)

DENEYİN YAPILIŞI

A. Temel Lojik Kapılar ile Yarım/Tam Çıkarıcı Gerçekleştirilmesi

1. KL-26002 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve a bloğunu belirleyin. Şekil 3-2-4'teki bağlantı diyagramını yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneğindeki +5VDC sabit güç kaynağını, KL-26002 modülüne bağlayın.
2. A~C girişlerini SW0~SW2 veri anahtarlarına; F1, F2, F3, F5 çıkışlarını sırasıyla L1, L2, L3, L4 Lojik Göstergelerine bağlayın. C=0 iken, devre, F1 (BW1) borç çıkışı ve F2 (DF1) fark çıkışına sahip bir yarım çıkarıcıdır. C=1 iken, devre, F3 (BW2) borç çıkışı ve F5 (DF2) fark çıkışına sahip bir tam çıkarıcıdır.



Şekil 3-2-4 Yarım/Tam çıkarıcı (KL-26002 blok a)

3. Tablo 3-2-1'deki giriş dizilerini takip edin ve çıkış durumlarını kaydedin.

GİRİŞLER			BW1	DF1	BW2	DF2
C	A	B	F1	F2	F3	F5
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

Tablo 3-2-1